

INTERNATIONAL STANDARD

NORME INTERNATIONALE

**Mechanical standardization of semiconductor devices –
Part 6-13: Design guideline of open-top-type sockets for Fine-pitch Ball Grid
Array (FBGA) and Fine-pitch Land Grid Array (FLGA)**

**Normalisation mécanique des dispositifs à semiconducteurs –
Partie 6-13: Guide de conception pour les supports sans couvercle pour les
boîtiers matriciels à billes et à pas fins (FBGA) et les boîtiers matriciels à zone
de contact plate et à pas fins (FLGA)**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.080.01

ISBN 978-2-8322-3662-8

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

CONTENTS

FOREWORD.....	3
INTRODUCTION.....	5
1 Scope.....	6
2 Normative references.....	6
3 Terms and definitions	6
4 Socket code	6
4.1 Construction of socket code	6
4.2 Symbols.....	7
4.2.1 Semiconductor sockets symbol.....	7
4.2.2 Socket type symbol.....	7
4.2.3 Socket nominal dimension symbol	7
4.2.4 Number of terminal arrays	7
4.2.5 Terminal pitch	7
5 Terminal number	7
6 Socket nominal dimension	8
7 Socket length and width.....	8
8 Reference symbols and schematics	8
8.1 Outline drawings	8
8.2 Reference symbols and schematics of recommended socket mounting pattern on printed circuit board	11
8.3 Overall dimensions.....	12
8.4 Recommended dimensions of socket mounting pattern on printed circuit board.....	17
9 Individual outline drawing standard registration	18
Figure 1 – Outline drawings of the socket.....	9
Figure 2 – Outline drawings for the definition of terminal diameter	10
Figure 3 – Applicable package outline	10
Figure 4 – Socket mounting pattern.....	11
Table 1 – Overview for the different socket groups	8
Table 2 – Overall dimensions (<i>1 of 2</i>).....	12
Table 3 – Socket dimensions for Group 1, 2 and 3 (square socket) (<i>1 of 2</i>)	14
Table 4 – Socket dimension for Group 4 (square or rectangular socket)	16
Table 5 – Socket mounting dimensions.....	17
Table 6 – Registration table	18

INTERNATIONAL ELECTROTECHNICAL COMMISSION

MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES –**Part 6-13: Design guideline of open-top-type sockets for
Fine-pitch Ball Grid Array (FBGA) and Fine-pitch Land Grid Array (FLGA)**

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as “IEC Publication(s)”). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60191-6-13 has been prepared by subcommittee 47D: Semiconductor devices packaging, of IEC technical committee 47: Semiconductor devices.

This second edition cancels and replaces the first edition published in 2007. This edition constitutes a technical revision.

This edition includes the following significant technical changes with respect to the previous edition:

- a) BGA package nominal length and width have been newly expanded to 43 mm and 43 mm, respectively. Accordingly, six socket sizes have been added to the socket group numbers 1, 2 and 3, and twenty-two socket sizes have been added to the socket group number 4.

The text of this standard is based on the following documents:

FDIS	Report on voting
47D/878/FDIS	47D/885/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all the parts in the IEC 60191 series, under the general title *Mechanical standardization of semiconductor devices*, can be found on the IEC website.

The committee has decided that the contents of this publication will remain unchanged until the stability date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

INTRODUCTION

This part of IEC 60191 aims to standardize the outer dimensions of the sockets for FBGA and FLGA, where leading-edge developments are aggressively innovated, to establish their compatibility with the needs of the surface-mount industry that is globally expanding due to enhanced functions and performances of electrical devices.

For defining each dimension, the target was to indicate the standard design value which has the concept of the design centre as much as possible, aiming to enhance the function as a standardization index.

MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES –

Part 6-13: Design guideline of open-top-type sockets for Fine-pitch Ball Grid Array (FBGA) and Fine-pitch Land Grid Array (FLGA)

1 Scope

This part of IEC 60191 specifies a design guideline of open-top-type semiconductor sockets for Fine-pitch Ball Grid Array (FBGA) and Fine-pitch Land Grid Array (FLGA). In particular, this part of IEC 60191 establishes the outline drawings and dimensions of the open-top-type test and burn-in sockets applied to FBGA and FLGA.

2 Normative references

The following documents, in whole or in part, are normatively referenced in this document and are indispensable for its application. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60191-2, *Mechanical standardization of semiconductor devices – Part 2: Dimensions*

IEC 60191-6, *Mechanical standardization of semiconductor devices – Part 6: General rules for the preparation of outline drawings of surface mounted semiconductor device packages*

SOMMAIRE

AVANT-PROPOS.....	21
INTRODUCTION.....	23
1 Domaine d'application.....	24
2 Références normatives	24
3 Termes et définitions	24
4 Code de support.....	24
4.1 Construction du code du support	24
4.2 Symboles.....	25
4.2.1 Symbole des supports à semiconducteurs	25
4.2.2 Symbole du type de support.....	25
4.2.3 Symbole des dimensions nominales du support	25
4.2.4 Nombre de bornes en réseau	25
4.2.5 Pas des bornes.....	25
5 Numéro de borne.....	25
6 Dimensions nominales de support.....	26
7 Largeur et longueur de support	26
8 Symboles et schémas de référence.....	26
8.1 Dessins d'encombrement	26
8.2 Symboles et schémas de référence de la configuration de montage de support recommandée sur carte de circuit imprimé.....	29
8.3 Dimensions hors-tout	30
8.4 Dimensions recommandées de la configuration de montage du support sur carte de circuit imprimé	35
9 Enregistrement de normes particulières pour dessins d'encombrement.....	36
Figure 1 – Dessins d'encombrement du support	27
Figure 2 – Dessins d'encombrement liés à la détermination du diamètre des bornes	28
Figure 3 – Encombrement de boîtier applicable	28
Figure 4 – Configuration de montage de support	29
Tableau 1 – Aperçu des différents groupes de supports.....	26
Tableau 2 – Dimensions hors-tout (<i>1 sur 2</i>).....	30
Tableau 3 – Dimensions de support pour support carré des groupes 1, 2 et 3 (<i>1 sur 2</i>)	32
Tableau 4 – Dimension du support pour le Groupe 4 (support carré ou rectangulaire)	34
Tableau 5 – Dimensions de montage du support.....	35
Tableau 6 – Tableau d'enregistrement.....	36

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**NORMALISATION MÉCANIQUE DES DISPOSITIFS
À SEMICONDUCTEURS –****Partie 6-13: Guide de conception pour les supports sans couvercle pour
les boîtiers matriciels à billes et à pas fins (FBGA) et les boîtiers
matriciels à zone de contact plate et à pas fins (FLGA)**

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

La Norme internationale IEC 60191-6-13 a été établie par le sous-comité 47D: Boîtiers des dispositifs à semiconducteurs, du comité d'études 47 de l'IEC: Dispositifs à semiconducteurs.

Cette deuxième édition annule et remplace la première édition parue en 2007. Cette édition constitue une révision technique.

La présente édition inclut les modifications techniques majeures suivantes par rapport à l'édition précédente:

- a) La longueur et la largeur nominales du boîtier BGA ont récemment été étendues respectivement à 43 mm et 43 mm. En conséquence, six tailles de supports ont été

ajoutées aux groupes de supports numéros 1, 2 et 3, et vingt-deux tailles de supports ont été ajoutées au groupe de support numéro 4.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47D/878/FDIS	47D/885/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 60191, présentée sous le titre général *Normalisation mécanique des dispositifs à semiconducteurs*, peut être consultée sur le site web de l'IEC.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

INTRODUCTION

La présente partie de l'IEC 60191 vise à normaliser les dimensions extérieures des supports FBGA et FLGA, dont les développements sur ce domaine de pointe conduisent à des innovations importantes, afin d'établir leur compatibilité avec les besoins de l'industrie du montage en surface, qui connaît une expansion à l'échelle mondiale, du fait de l'amélioration des fonctionnalités et des performances des dispositifs électriques.

Afin de définir chacune des dimensions, l'objectif était d'indiquer la valeur normalisée, qui correspond au mieux aux concepts des centres de compétence, dans le but d'améliorer les fonctionnalités dans un environnement normalisé.

NORMALISATION MÉCANIQUE DES DISPOSITIFS À SEMICONDUCTEURS –

Partie 6-13: Guide de conception pour les supports sans couvercle pour les boîtiers matriciels à billes et à pas fins (FBGA) et les boîtiers matriciels à zone de contact plate et à pas fins (FLGA)

1 Domaine d'application

La présente partie de l'IEC 60191 spécifie un guide de conception des supports à semiconducteurs sans couvercle pour les boîtiers matriciels à billes et à pas fins (FBGA, *fine-pitch ball grid array*) et les boîtiers matriciels à zone de contact plate et à pas fins (FLGA, *fine-pitch land grid array*). En particulier, la présente partie de l'IEC 60191 établit les dessins d'encombrement et les dimensions des supports sans couvercle d'essais et de rodage appliqués aux FBGA et aux FLGA.

2 Références normatives

Les documents suivants sont cités en référence de manière normative, en intégralité ou en partie, dans le présent document et sont indispensables pour son application. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60191-2, *Normalisation mécanique des dispositifs à semiconducteurs – Partie 2: Dimensions*

IEC 60191-6, *Normalisation mécanique des dispositifs à semiconducteurs – Partie 6: Règles générales pour la préparation des dessins d'encombrement des boîtiers pour dispositifs à semiconducteurs pour montage en surface*